

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-025511

(43)Date of publication of application : 03.02.1988

(51)Int.Cl.

G01D 5/245
G01B 7/00

(21)Application number : 61-169279

(71)Applicant : NEC CORP

(22)Date of filing : 18.07.1986

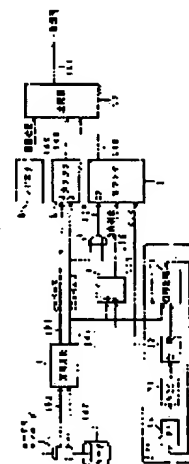
(72)Inventor : IMAI SHINJI

(54) POSITION MEASURING APPARATUS

(57)Abstract:

PURPOSE: To enable maintenance of high accuracy regardless of fluctuation of displacement speed, etc. of a specimen, by defining electric information issued by a position detecting means as upper-rank information and a signal divided from this means as lower-rank information and improving the measurement accuracy.

CONSTITUTION: A revolution of a motor 1 causes generation of pulse signals 101, 102 from a rotary encoder 2. When this motor 1 rotates clockwise, a CW pulse signal 103 is given to a counter circuit 6 from a direction discriminating circuit 3 and the circuit 6 drives a counter to advance by one measurement each time. Further, the signal 103 resets a counter circuit 8 of radix of 16 and is given to a PLL circuit 7 and from this, a clock signal 106 with 1/16 period of the signal 103 is generated. Further, a flip-flop block 4 is set by the signal 103 and increase in value of the circuit 8 is made by the signal 106. And, defining a counting output 110 of the circuit 8 as the lower bit 4 and 109 as the upper bit and comparing 10 with a target position signal 108 accommodated in a resistor circuit 9, a coinciding signal 111 is issued.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭63-25511

⑮ Int.Cl.⁴

G 01 D 5/245
G 01 B 7/00

識別記号

1 0 2

庁内整理番号

R-7905-2F
A-7355-2F

⑬ 公開 昭和63年(1988)2月3日

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 位置計測装置

⑰ 特 願 昭61-169279

⑱ 出 願 昭61(1986)7月18日

⑲ 発 明 者 今 井 伸 二 東京都港区芝5丁目33番1号 日本電気株式会社内
⑳ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号
㉑ 代 理 人 弁理士 井出 直孝

明 細 書

1. 発明の名称 位置計測装置

2. 特許請求の範囲

(1) 被測定物が一定距離移動するかあるいは一定角度回転するごとに電気信号を発生する位置検出手段を含む位置計測装置において、

上記電気信号を分周する手段(7)と、

上記電気信号を上位情報とし、上記手段により分周された信号を下位情報としてパルス数を計数し位置計測値信号を出力する計数手段(6、8)と

を備えたことを特徴とする位置計測装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、物体の移動あるいは回転を精密に検出し、その移動量あるいは回転量を計測する位置

計測装置に関する。

(概 要)

本発明は、物体の移動あるいは回転を精密に検出し、その移動量あるいは回転量を計測する位置計測装置において、

被測定物が一定距離移動するかあるいは一定角度回転するごとに発生する電気信号を分周し、この電気信号および分周された信号のパルス数をそれぞれ計数して上位情報および下位情報とする位置計測値信号を出力することにより、

高精度で位置を計測することができ、また被測定物の移動速度または回転速度が変化した場合でも十分な精度を保つことができるようにしたものである。

(従来技術)

従来より位置計測装置として種々の技術が開発されている。その一つに、回転軸に取りつけられた光学的ロータリエンコーダから発生するパルス数を計数することによって位置を計測する方法がある。

〔発明が解決しようとする問題点〕

このような従来の位置計測装置では、位置を計測する精度は光学的ロータリエンコーダの回転板のスリット間隔で制限を受ける。したがって、計測精度を向上させるためには、スリット間隔を小さくする必要があり、そのためには精密加工が必要であった。

また、スリット間隔よりもさらに細かい精度で位置を検出する方法として、スリット間隔ごとに発生するエンコーダパルス信号からの時間を計測することによって精度を向上させる方法があるが、移動または回転の速度が一定でない場合にも適用しようとする場合は、移動または回転速度を検出する手段から得られる速度に関する情報との間で演算を行わなければならない欠点があった。

本発明は、このような従来の欠点を解決するもので、高精度で位置を計測することができ、さらに被測定物の移動速度または回転速度が変化した場合でも十分な精度を保つことができる位置計測装置を提供することを目的とする。

〔問題点を解決するための手段〕

本発明は、被測定物が一定距離移動するかあるいは一定角度回転するごとに電気信号を発生する位置検出手段を含む位置計測装置において、上記電気信号を分周する手段と、上記電気信号を上位情報とし、上記手段により分周された信号を下位情報としてパルス数を計数し位置計測値信号を出力する計数手段とを備えたことを特徴とする。

〔作 用〕

本発明は、被測定物が一定距離移動するかあるいは一定角度回転するごとに発生する電気信号を分周し、この電気信号および分周された信号のパルス数を計数して位置計測値信号とする。分周数は、分周された信号のパルス数を計数する手段のカウント数と同じ値とする。

したがって、被測定物の移動速度または回転速度が変化した場合でも十分な精度を保ち、被測定物の位置を高精度で計測することができる。

〔実施例〕

以下、本発明の実施例方式を図面に基づいて説

明する。

第1図は、本発明の一実施例を示すブロック構成図である。第1図において、参照番号1はモータ、参照番号2はモータ1の回転軸に連結され、その回転角に比例した数のパルス信号101、102を発生するロータリエンコーダである。パルス信号101、102は方向弁別回路3に入力される。方向弁別回路3では、パルス信号101、102からモータ1の回転方向を判定し、時計方向(CW)に回転しているときにはCWパルス信号103を発生し、反時計方向(CCW)に回転しているときにはCCWパルス信号104を発生する。

CWパルス信号103は、フリップフロップ4のセット端子S、オアゲート5の一方の入力端子、カウンタ回路6のカウントアップ端子Uおよびフェイズ・ロックド・ループ(PLL)回路7に入力される。CCWパルス信号104は、フリップフロップ4のリセット端子R、オアゲート5の他方の入力端子およびカウンタ回路6のカウントダウン端子Dに入力される。

したがって、フリップフロップ4はCWパルス信号103によりセットされ、CCWパルス信号104によりリセットされる。また、カウンタ回路6はCWパルス信号103によりカウント値を増し、CCWパルス信号104によりカウント値を減ずる。

フリップフロップ4から出力される方向判定信号105およびPLL回路7から出力されるクロック信号106がカウンタ回路8に入力される。カウンタ回路8は方向弁別回路3からCWパルス信号103が出力されているとき、すなわち方向判定信号105が論理「1」のときにクロック信号106によりカウント値を増し、方向弁別回路3からCCWパルス信号104が出力されているとき、すなわち方向判定信号105が論理「0」のときにクロック信号106によりカウント値を減ずる。

オアゲート5は、CWパルス信号103とCCWパルス信号104の論理和をとり、そのオア信号107はカウンタ回路8のリセット端子CRに接続され、CWパルス信号103あるいはCCWパルス信号104が発生したときにカウンタ回路8をリセットする

構成である。

参照番号 9 は、外部手段により与えられる目標位置情報を保持するレジスタ回路である。参照番号 10 は、レジスタ回路 9 から出力される目標位置信号 108 と、カウンタ回路 6 およびカウンタ回路 8 の各計数出力信号 109、110 とが入力される比較回路である。比較回路 10 は、目標位置信号 108 と各計数出力信号 109、110 とが一致したときに一致信号 111 を出力する。

ここで、フェイズ・ロックド・ループ (PLL) 回路 7 は、従来より用いられている回路であり、電圧制御発振器 (VCO) 71、分周回路 72、位相比較回路 73 および低域通過フィルタ回路 (LPF) 74 により構成される。CW パルス信号 103 は、分周回路 72 の出力とともに位相比較回路 73 に入力され、位相比較回路 73 の出力が LPF 74 を介して VCO 71 に入力され、VCO 71 の出力が分周回路 72 に接続されて閉ループ構成をとる。CW パルス信号 103 を分周したクロック信号 106 は VCO 71 の出力から取り出される。

一方、CW パルス信号 103 は 16 進のカウンタ回路 8 をリセットするとともに、PLL 回路 7 に与えられており、PLL 回路 7 からは CW パルス信号 103 の 1/16 の周期のクロック信号 106 が発生する。また、CW パルス信号 103 によってフリップフロップ 4 はセットされ、したがってカウンタ回路 8 は PLL 回路 7 からのクロック信号 106 によってその値を増加する。

カウンタ回路 8 の計数出力信号 110 を下位 4 ビットとし、カウンタ回路 6 の計数出力信号 109 を上位ビットとして、レジスタ回路 9 から出力される目標位置信号 108 と比較回路 10 で比較し、一致したときに一致信号 111 が発生する。

なお、本実施例ではカウンタ回路 6 および 8 と目標位置を格納するレジスタ回路 9 を別個に有し、両者の出力を比較回路 10 で比較する構成をとっているが、本発明はこの構成例に限定されるものではない。例えば、最初にカウンタ回路 6 および 8 に目標位置に相当する値をセットし、カウンタ回路 6 および 8 の値が定められた値 (例えばゼロ)

なお、カウンタ回路 8 のカウント数と分周回路 72 の分周数は、同じ値にすることが簡単化のために有効である。本実施例では、カウンタ回路 8 は 16 進カウンタすなわち 4 ビット構成とし、分周回路 72 は 16 分周とする。

第 2 図は、本発明実施例の各信号のタイムチャートである。

以下、本実施例の動作について第 1 図および第 2 図を参照して説明する。

まず、外部からカウンタ回路 6 および 8 をリセットすると同時に、目標位置を現在の位置からの変位置としてレジスタ回路 9 に格納する。次に、モータ 1 を回転させるとロータリエンコーダ 2 からパルス信号 101 および 102 が発生する。いま、モータ 1 を時計方向に回転させたとしても、パルス信号 101 および 102 は第 2 図に示す位相関係となり、方向弁別回路 3 からは CW パルス信号 103 がカウンタ回路 6 に与えられ、カウンタ回路 6 は CW パルス信号 103 が与えられる度に 1 つずつカウントを進める。

になったときに、目標位置に到達したとする構成としてもよい。

(発明の効果)

本発明は、以上説明したように、ロータリエンコーダの基本的な位置検出手段を使用しながら、その位置検出手段単独で得られる精度よりも高精度で位置を計測することが可能となる。さらに、移動速度または回転速度が変化した場合でも十分な精度を保つことができる効果がある。

4. 図面の簡単な説明

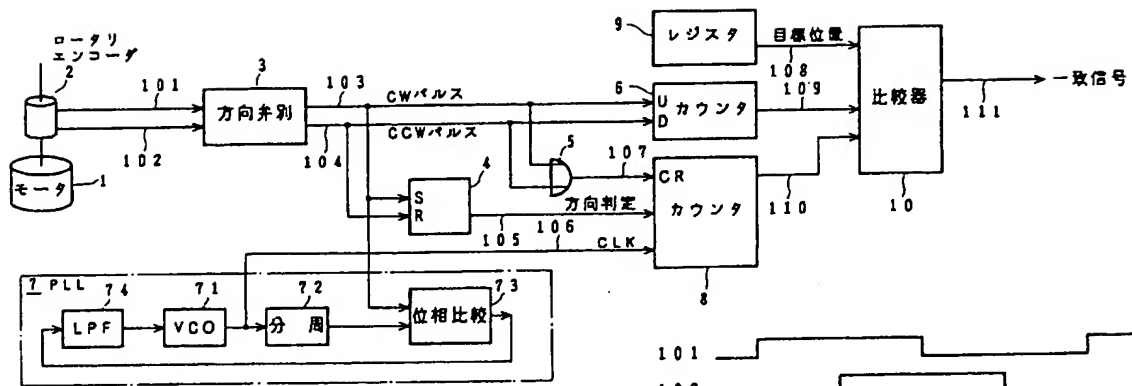
第 1 図は本発明の一実施例を示すブロック構成図。

第 2 図は本発明実施例の各信号のタイムチャート。

1 … モータ、2 … ロータリエンコーダ、3 … 方向弁別回路、4 … フリップフロップ、5 … オアゲート、6 … カウンタ回路、7 … フェイズ・ロックド・ループ (PLL) 回路、8 … カウンタ回路、9 … レジスタ回路、10 … 比較回路、71 … 電圧制御

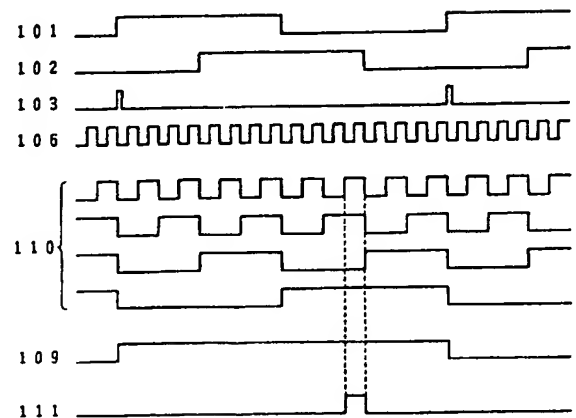
発振器(VCO)、72…分周回路、73…位相比較回路、74…低域通過フィルタ回路(LPF)、101、102…パルス信号、103…CWパルス信号、104…CCWパルス信号、105…方向判定信号、106…クロック信号、107…オア信号、108…目標位置信号、109、110…計数出力信号、111…一致信号。

特許出願人 日本電気株式会社
代理人 弁理士 井出直孝



本発明実施例

第 1 図



第 2 図